

Оглавление

Введение	3
1. Структура программы на VerilogHDL	5
1.1. Модуль, декларация портов и внутренних сигналов модуля	5
1.2. Непрерывные присваивания и процедурные операторы. Операторы <code>initial</code> и <code>always</code>	7
1.3. Блокирующие и неблокирующие присваивания.....	11
1.4. Практикум по теме	12
1.5. Контрольные вопросы по теме.....	13
2. Представление комбинационных схем и простых триггерных устройств	14
2.1. Комбинационные схемы	14
2.2. Триггерные устройства	17
2.3. Практикум по теме	19
2.4. Контрольные вопросы по теме.....	23
3. Модульное и иерархическое проектирование	24
3.1. Оператор вхождения (<code>instantiation statement</code>) и связи компонентов	24
3.2. Структура тестовой программы. Концепция интерфейса. Программный блок	26
3.3. Практикум по теме	34
3.4. Контрольные вопросы по теме.....	37
4. Описание цифровых автоматов	38
4.1. Виды автоматов и общая структура программы.....	38
4.2. Кодирование данных и описание функционирования	42
4.3. Тестирование автомата с контролем покрытий	50
4.4. Практикум по теме	53
4.5. Контрольные вопросы по теме.....	56
5. Проектирование операционных устройств и квазистатистическая верификация	57
5.1. Методы построения операционных устройств	57
5.2. Операционные устройства с микропрограммным управлением	59
5.3. Поточковые и конвейерные реализации операционных устройств	69
5.4. Практикум по теме	71
5.5. Контрольные вопросы.....	74

6. Верификация на базе объектно-ориентированного подхода	76
6.1. Вводные замечания	76
6.2. Использование объектов.....	79
6.3. Параллельные ассерции	82
6.4. Состав testbench при использовании принципов ООП	87
6.5. Практикум по теме	92
6.6. Контрольные вопросы.....	94
7. Проектирование системы на кристалле на базе процессорного soft-ядра	95
7.1. Процессорные системы на кристалле	95
7.2. Создание СнК на базе процессора NIOS II.....	95
7.3. Практикум по теме	101
7.4. Контрольные вопросы по теме.....	102
Приложения	103
Список литературы	114