

# Содержание

Введение.....	6
<b>1. Основные ограничения создания высокопроизводительных микропроцессоров ...</b>	<b>8</b>
1.1. Факторы снижения надежности микросхем .....	8
1.2. Проблемы повышения потребляемой мощности микросхем .....	9
1.3. Методы снижения динамического тока потребления .....	13
1.3.1. Снижение напряжения питания и уменьшение проектных норм.....	13
1.3.2. Динамическое управление частотой и напряжением питания .....	14
1.3.3. Включение дополнительных тактов останова в конвейер.....	14
1.3.4. Использование нескольких напряжений питания на одном кристалле .....	15
1.3.5. Применение технологии «кремний на изоляторе» .....	15
1.3.6. Метод селективного отключения синхросигнала.....	17
1.3.7. Использование средств САПР.....	19
1.3.8. Принцип понижения энергопотребления адиабатических логических элементов .....	20
1.3.9. Использование обратимой логики .....	21
1.4. Синхронная и асинхронная логика, самосинхронные схемы.....	28
1.5. Ограничения, связанные с предельными технологическими нормами производства микросхем.....	39
<b>2. Основные радиационные эффекты в микросхемах .....</b>	<b>41</b>
2.1. Эффекты накопленной дозы .....	41
2.1.1. Эффекты накопленной дозы в подзатворном оксиде.....	42
2.1.2. Эффекты накопленной дозы в оксиде по краям затвора.....	46
2.1.3. Эффекты накопленной дозы в полевом оксиде.....	47
2.2. Одиночные сбои.....	47
2.3. Множественные сбои.....	49
2.4. Множественные сбои и биполярный эффект .....	50
2.5. Кратковременные переходные процессы .....	51
2.6. Одиночное защелкивание .....	52
2.7. Модель кратковременного переходного процесса.....	55
<b>3. Основные методики повышения надежности микросхем .....</b>	<b>56</b>
<b>4. Тестирование и верификация микросхем .....</b>	<b>59</b>
4.1. Методы функциональной верификации RTL-моделей микропроцессоров .....	60
4.2. Метод коверификации микропроцессоров.....	72
4.3. Тестирование микропроцессоров.....	74
4.4. Методы, применяемые для верификации с использованием специализированных аппаратных устройств.....	79
4.5. Валидация кристаллов микросхем .....	82

4.6. Метрики тестового (функционального) покрытия, применяемые при верификации моделей .....	84
<b>5. Маршрут проектирования микросхем .....</b>	<b>89</b>
5.1. Классификация микросхем .....	93
5.2. Маршрут разработки БМК и БК .....	97
5.3. Маршрут проектирования полузаказных БИС на БМК и БК .....	98
5.4. Маршрут проектирования заказных схем .....	99
5.5. Разработка полностью заказных узлов .....	110
<b>6. Архитектура микропроцессоров .....</b>	<b>118</b>
6.1. Расположение и порядок битов и байтов .....	118
6.2. Синхронизация асинхронных сигналов .....	121
6.3. Производительность вычислительных систем .....	123
6.4. Классификация микропроцессоров .....	124
6.5. CISC-процессоры .....	126
6.6. RISC-процессоры .....	126
6.7. VLIW- и EPIC-процессоры .....	131
<b>7. Организация подсистемы памяти .....</b>	<b>134</b>
7.1. Методы доступа к памяти .....	134
7.2. Иерархия подсистемы памяти .....	136
7.3. Полностью ассоциативная кеш-память .....	140
7.4. Индикаторы состояния строки .....	144
7.5. Кеш-память с прямым отображением памяти .....	146
7.6. Кеш-память, ассоциативная по множеству .....	148
7.7. Многопортовость кеш-памяти .....	149
7.8. Когерентность системы памяти .....	151
7.9. TLB и виртуальная память .....	153
<b>8. Основные архитектуры параллельных ЭВМ .....</b>	<b>156</b>
8.1. Симметричные мультипроцессорные системы .....	157
8.2. Системы с неоднородным доступом к памяти .....	157
8.3. Системы с массовым параллелизмом .....	158
8.4. Кластерные системы .....	160
8.5. Неоднородные системы .....	161
8.6. Программное обеспечение параллельных компьютеров .....	162
8.6.1. Модель SPMD .....	163
8.6.2. Модель MPMD .....	164
8.6.3. Межпроцессные взаимодействия .....	165
8.6.4. Стандартные средства поддержки межпроцессных взаимодействий в ОС UNIX .....	165
<b>9. Компьютерные сети .....</b>	<b>168</b>
9.1. Классификация компьютерных сетей .....	169
9.2. Основные типы топологий сетей .....	174

9.2.1. Топология «точка-точка» .....	174
9.2.2. Топология «шина» .....	174
9.2.3. Топология «звезда» .....	175
9.2.4. Топология «полносвязная сеть» .....	176
9.2.5. Топология «частичносвязная сеть» .....	177
9.2.6. Топология «дерево» .....	177
9.2.7. Топология «трехмерный тор» .....	178
9.2.8. Топология «решетка» .....	178
9.2.9. Комбинация топологий .....	178
9.3. Протоколы локальных вычислительных сетей .....	181
9.3.1. Классификация локальных сетей .....	181
9.3.2. Типы и методы доступа .....	181
9.3.2.1. Протоколы с разделением канала .....	182
9.3.2.2. Протоколы случайного доступа .....	183
9.3.2.3. Протоколы с передачей права .....	184
9.3.3. Основные сетевые протоколы .....	185
9.3.3.1. Asynchronous Transfer Mode (ATM) .....	185
9.3.3.2. Ethernet .....	185
9.3.3.3. Token Ring .....	190
9.3.3.4. USB .....	190
9.3.3.5. IEEE 1394 Fire Wire Serial Bus .....	206
9.3.3.6. CAN .....	207
9.4. Основные типы коммуникационных сред .....	209
9.4.1. HyperTransport (HT) .....	210
9.4.2. PCI Express. ASI .....	212
9.4.3. Ethernet 10Gbit .....	215
9.4.4. VME extensions. VXS .....	215
9.4.5. StarFabric .....	216
9.4.6. InfiniBand .....	217
9.4.7. Myrinet .....	219
9.4.8. RapidIO .....	220
<b>Заключение</b> .....	<b>253</b>
<b>Литература</b> .....	<b>255</b>